

CLIPPEDIMAGE= JP407177126A
PAT-NO: JP407177126A
DOCUMENT-IDENTIFIER: JP 07177126 A
TITLE: MULTIPLEX COMMUNICATION EQUIPMENT

PUBN-DATE: July 14, 1995

INVENTOR-INFORMATION:

NAME

AKEBOSHI, TOSHIHIKO

ASSIGNEE-INFORMATION:

NAME

COUNTRY

CANON INC

N/A

APPL-NO: JP05320013

APPL-DATE: December 20, 1993

INT-CL_(IPC): H04J013/04; H04L007/10

ABSTRACT:

PURPOSE: To improve the synchronization holding performance by using a synchronization channel whose transmission power is increased at the start of data communication so as to send a preamble and multiplexing data channels while the transmission power is decreased after the transmission.

CONSTITUTION: When a data transmission request comes from an external interface, a sender side control circuit 154 stops multiplex data channel from a multiplexer 156 and uses a multiplexer 155 to increase a preamble transmission output power and to send a preamble. After the lapse of a preamble transmission time, a preamble transmission output power is decreased similarly to the case with a data channel, a multiplex data channel is set to be an enable state for the data transmission. On the other hand, a receiver side SAW(surface acoustic wave) convolver 201 makes correlation between a reception signal and a reference code, and a synchronization circuit 206 uses the correlation output to acquire and hold the synchronization and a preamble detection circuit 204 detects the preamble to shift a phase of a clock generated in a phase hold circuit 208 and to acquire the synchronizing signal and to hold it.

COPYRIGHT: (C)1995,JPO

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平7-177126

(43)公開日 平成7年(1995)7月14日

(51)Int.Cl.⁶

識別記号

庁内整理番号

F I

技術表示箇所

H 0 4 J 13/04

H 0 4 L 7/10

H 0 4 J 13/ 00

G

審査請求 未請求 請求項の数 4 O L (全 5 頁)

(21)出願番号

特願平5-320013

(22)出願日

平成5年(1993)12月20日

(71)出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72)発明者 明星 俊彦

東京都大田区下丸子3丁目30番2号キヤノ
ン株式会社内

(74)代理人 弁理士 丸島 儀一

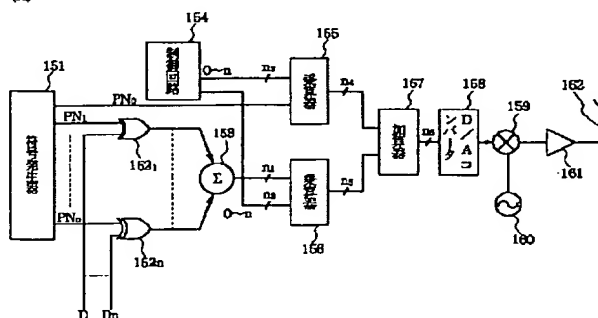
(54)【発明の名称】 多重通信装置

(57)【要約】

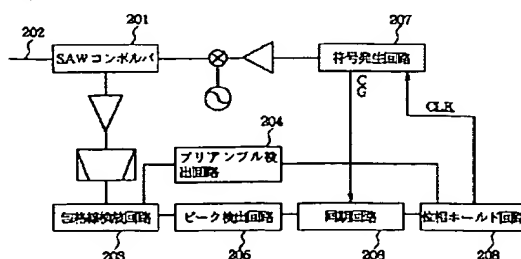
【目的】 符号分割多元接続を行なう場合の同期捕捉を
確実に行なう。

【構成】 送信側では、プリアンプルの送出中は、同期
チャンネルの送信電力を上げ、多重分割チャンネルの送信電
力を下げる。又、プリアンプル送出後は、同期チャンネル
の送信電力を下げ、多重分割チャンネルの送信電力を上げ
る。一方、受信側では、プリアンプルの間に同期捕捉を
行ない、プリアンプル受信後に同期クロックを保持す
る。

(A)



(B)



1

【特許請求の範囲】

【請求項 1】 複数の拡散符号チャネルを多重化して伝送する多重通信装置に於いて、データ通信開始時に同期チャネルを用いてプリアンプルを送出する手段、プリアンプル送出後データチャネルを多重する手段及び、該プリアンプル送出中に同期チャネルの送信パワーを上げ、該プリアンプル送出後に同期チャネルの送信パワーを下げる手段を持つ事の特徴とする多重通信装置。

【請求項 2】 複数の拡散符号チャネルを多重化して伝送する多重通信装置に於いて、相関器と該相関出力を用いて同期捕捉保持を行う同期回路を有し、プリアンプルを検出する手段、該プリアンプル受信時に同期捕捉動作を行う手段及び、プリアンプル受信後クロックの位相情報を保持する手段を持つ事の特徴とする多重通信装置。

【請求項 3】 上記構成に於いて相関器として SAW 素子を用いる事の特徴とする請求項 2 の多重通信装置。

【請求項 4】 複数の拡散符号チャネルを多重通信装置に於いて、同期チャネルを用いてプリアンプルを送出する手段、プリアンプル送出後にデータチャネルを多重する手段及び、プリアンプル送出中に多重データチャネルの送信電力を下げる手段を持つ事の特徴とする多重通信装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、複数の拡散符号チャネルを多重化して伝送する多重通信装置に関するものである。

【0002】

【従来の技術】 従来、直接拡散方式を用いたスペクトラム拡散通信装置に於いては、相関器として SAW（表面弾性波）コンボルバを用いた同期捕捉回路を用いる事で、同期捕捉時間の短縮を図っている。

【0003】 また、自動車電話のような狭帯域無線機に於ける TDMA（Time Division Multiple Access）システムでは、定期的にバースト送信される信号よりクロック再生を行い、この再生クロックの位相を次のバースト受信時までホールドする事で同期の高速化を図るバースト同期方式を取っている。

【0004】

【発明が解決しようとする課題】 スペクトラム拡散通信装置で CDM（Code Division Multiplex）を用いた TDMA システムの場合に於いても、前記従来例と同様に SAW コンボルバを用いて同期捕捉を行うが、SAW コンボルバの出力に於いて同期チャネルに対して多重通信チャネルの相互相関による干渉ピークが出力されてしまうといった問題点がある。

【0005】

【課題を解決するための手段】 本発明によれば、データ通信開始時に同期プリアンプルを送出する手段、該プリア

2

ンプル送出時に同期チャネルの送信パワーを上げる手段、プリアンプル送出後データチャネルを多重する手段及び、同期チャネルの送信パワーを下げる手段を持つ送信制御装置と、相関器と該相関出力を用いて同期捕捉保持を行う同期回路の構成に於いて、プリアンプルを検出する手段及び、該期間に同期捕捉を行う手段、プリアンプル受信後クロックの位相情報を保持する手段を持つ受信制御装置により構成する事で、多重符号間干渉による影響を抑える事が可能となり、同期保持性能の向上が図れ通信品質が改善されると言った作用が得られる。また、本発明によりバースト同期が実現できプリアンプル送出時間の短縮が図れ、スループットを向上できると言った作用も得られる。

【0006】

【実施例】 図 1 は送信信号及び受信信号を示したタイミングチャート、図 2（A）、（B）は、夫々送受信装置の同期部内部のブロックダイアグラムである。

【0007】 図 1 に於いて、101 はバースト同期を行うためのプリアンプル送出時間、102 は拡散符号多重されたデータチャネルの送出時間であり、103 はプリアンプル送出時間に於けるプリアンプル送信電力幅を示し、104 はデータ送出時間に於ける各多重チャネルの送信電力幅である。105 は受信装置内に於いてプリアンプル受信時間の SAW 素子出力（例えば SAW コンボルバ以下コンボリユーション出力）の検波波形であり、106 はデータチャネル多重時に於けるコンボリユーション出力の検波波形である。107 はプリアンプル受信検出信号である。

【0008】 図 2（A）の送信装置において、151 はプリアンプル用、多重データチャネル用の拡散符号 $P N_0 \sim P N_n$ を発生する符号発生器、152₁～152_n は拡散符号 $P N_1 \sim P N_n$ と送信データ $D_1 \sim D_n$ の排他的論理和をとる論理回路、153 は論理回路 152₁～152_n の出力を加算する加算器、154 は乗算器 155、156 に所定の係数を与える制御回路、155 はプリアンプルの送信電力を調整するための乗算器、156 は多重データチャネルの送信電力を調整するための乗算器、157 は乗算器 155、156 の出力を加算する加算器、158 は乗算器 157 の出力をデジタル／アナログ変換する D/A コンバータ、159 は D/A コンバータの出力と発振器 160 の出力を乗算する乗算器、161 は送信アンプ、162 はアンテナである。

【0009】 図 2（B）の受信装置において、201 は受信信号と参照信号の相関を取るための SAW（表面弾性波）素子であり例えば SAW コンボルバ、SAW マッチドフィルタなどがあるがここでは SAW コンボルバを使用する例で記述する。202 は SAW コンボルバの受信信号を入力、203 はコンボリユーション出力の包絡線を検波するための包絡線検波回路、204 は同期捕捉のために送出されるプリアンプルを検出するためのプリ

アンプル検出回路、205はコンボリュウション出力のピークタイミングを検出するためのピーク検出回路、206は受信コンボリュウション出力と、参照用拡散符号のタイミングを合わせるための同期回路、207は複数の拡散符号を発生させる符号発生回路、208はバースト同期捕捉後のクロック位相を保持するための位相ホールド回路である。以下に実際の動作について説明する。

【0010】図3に送信装置の動作を表わすフローチャートを示す。

【0011】まず外部インターフェイス(図示せず)よりデータの送信要求があると図2(A)の送信装置では、プリアンプル送出時間101だけ(S301)、プリアンプルの送出を行う。この時送信装置では、多重データチャネルを停止し(又は送信電力を下げ)、プリアンプル送信出力電力103を上げて送信する(S302)。

【0012】そして、プリアンプル送出時間101経過後(S301)、送信装置は、プリアンプルの送出を停止もしくは、プリアンプル送出出力電力をデータチャネルと同様まで下げて出力し、多重データチャネルをイネーブルにしてデータ送信102を行う(S303)。この時のデータチャネル1チャネル当たりの送信電力104としては、総送信電力を多重チャネル数で割った値が割り当てられる。

【0013】この信号を受信した図2(B)の受信装置では、まず、受信信号がSAWコンボルバ201の受信信号入力202に与えられる。そして、SAWコンボルバ201のもう片側の入力には、拡散符号発生器207より発生される参照拡散符号が入力される。この2つの信号はSAWコンボルバ内で相関が取られ、互いの符号が一致した時点でコンボリュウション出力として相関ピークが現れる。

【0014】この時のコンボリュウション出力としては、プリアンプル送出時間101内では、多重データチャネルが停止し、なおかつ送信電力が大きいために、符号周期毎に大レベルの出力105が得られる。またデータ送信時間102の時のコンボリュウション出力としては106に示すように、多重符号間干渉による周期性の無い出力が(プリアンプルが小電力で送出される場合はプリアンプルによる周期的な相関出力も)出てくる。

【0015】コンボリュウション出力は包絡線検波回路203により包絡線が検波された後プリアンプル検出回路204及びピーク検出回路205に出力される。まずこのコンボリュウション出力を受けたプリアンプル検出回路204では、内部コンパレータに於いてコンボリュウション出力と、予め設定されているスレシホールドレベルの比較を行う。

【0016】この出力がスレシホールドレベルを越えていた場合には、プリアンプル検出回路204はバースト同期捕捉モード信号として、ホールド指示信号107を

Highにして位相ホールド回路208に送出する。このプリアンプル検出は、コンボリュウション出力を直接コンパレートする以外に、コンボリュウション出力を積分してコンパレーションを行っても良い。

【0017】一方、検波出力を受けたピーク検出回路205は、コンボリュウション出力のピークの位置を検出した後にその位相情報を同期回路206に出力する。この信号を受けた同期回路206は、拡散符号発生回路207より出力される拡散符号発生タイミング信号(G)との位相比較を行い、その差分情報をピークホールド回路208に送出する。この差分情報を受けたときに、プリアンプル検出回路204からの信号107が同期捕捉信号としてHighを示していると、位相差分情報に従って位相ホールド回路208内で発生するクロックの位相をシフトさせ同期捕捉を行い、その後同期保持を行う。

【0018】この同期捕捉及び同期保持動作は、プリアンプル検出回路204からの信号107がHighの区間だけ行われる。この信号がLowになると、位相ホールド回路208は同期回路からの位相差分情報を無視し、例えばVCO(電圧制御発振器)電圧のホールド等のクロック位相のホールドを行う。これは次のプリアンプルが検出されるまでの間ホールドされ続け、プリアンプルが検出された時点で再度同様の動作を繰り返す。

【0019】上記実施例に於いては、プリアンプル受信時に同期捕捉保持動作を行った後に、すぐにクロックの位相ホールドを行った場合について説明している。しかしながら、同期捕捉がなされた後であれば、プリアンプルの周期が検出可能である。したがって、その周期の前後少なくとも1符号チップ分の位置を除いて、コンボリュウション出力をマスクする事により、データチャネルの相互相関ピークを除去する事が出来、信号受信時の間は常に位相比較を行わせる事も可能である。

【0020】図3は他の実施例の受信装置ブロックダイアグラムであり、構成要素については図2(B)と同様である事から共用して説明を省く。

【0021】他の実施例として、プリアンプル検出回路204をピーク検出回路205の後に付けた場合に付いて説明を行う。プリアンプル204内のコンパレータは、ピーク検出回路205に含まれるコンパレータと共用し、そのスレシホールドレベルはプリアンプル受信時のみに越えるレベルに設定されている。このために、プリアンプル検出回路204にはプリアンプル受信時のみピーク情報が送出される。

【0022】このピーク信号波はデジタル信号としてプリアンプル検出回路204に送出される。このピーク信号のエッジ情報は、プリアンプル検出回路204を介して同期回路206に送出されると共にプリアンプル検出回路204内部に於いて監視され、ピーク信号が符号周期毎に検出されなかった場合に位相ホールド回路208

に対してクロック位相ホールド信号 107 Low を出力する。

【0023】以上の様に、本実施例では、符号分割多元接続を行なう場合の同期捕捉を確実にこなうためには、送信側では、プリアンプルの送出中は、同期チャンネルの送信電力を上げ、多重分割チャンネルの送信電力を下げ、又、プリアンプル送出後は、同期チャンネルの送信電力を下げ、多重分割チャンネルの送信電力を上げている。一方、受信側では、プリアンプルの間に同期捕捉を行ない、プリアンプル受信後に同期クロックを保持している。

【0024】

【発明の効果】以上説明したように本発明によれば、データ通信開始時に符号分割多重チャンネルを停止し、同期プリアンプルを送出する手段、該プリアンプル送出時に同期チャンネルの送信パワーを上げる手段、プリアンプル送出後データチャンネルを多重する手段及び、プリアンプル送出後に同期チャンネルの送信パワーを下げる手段を持つ送信制御装置と、相関器と該相関出力を用いて同期捕捉保持を行う同期回路の構成に於いて、プリアンプル受信時にプリアンプルを検出する手段及び、該期間に同期捕捉を行う手段、プリアンプル受信後クロックの位相情報を保持する手段を持つ受信制御装置により構成する事で、多重符号間干渉による影響を抑える事が可能となり、同期捕捉動作及び同期保持動作の誤動作を防ぎ通信品質の改善がはかれると言った効果が得られる。また、本発明によりバースト同期が実現でき高速同期捕捉を実現できプリアンプル送出時間の短縮による高速・高スループットなデータ伝送が可能となるといった効果もえられる。

【0025】またプリアンプル送出時に於いて送信パワーを上げる事で、プリアンプル検出が容易となり回路の小型化が図れると言った効果も得られる。

【0026】そして、プリアンプル検出回路の位置を変え、その動作の一部をピーク検出回路と共有化する構成

にする事で、プリアンプル検出回路がデジタル化でき小型化が図れ、なおかつ外部インターフェイスの状態等により、同期捕捉動作への移行を制御する事も可能となり、プロトコルに柔軟に対応できると言った効果も得られる。

【図面の簡単な説明】

【図1】実施例の送信信号及び受信信号を示したタイミングチャート図である。

【図2】実施例の送受信装置の同期部内部のブロックダイアグラム図である。

【図3】実施例の送信装置のフローチャート図である。

【図4】他の実施例の受信装置のブロックダイアグラム図である。

【符号の説明】

101 バースト同期を行うためのプリアンプル送出時間

102 拡散符号多重されたデータチャンネルの送出時間

103 プリアンプル送出時間に於けるプリアンプル送信電力幅

104 データ送出時間における各多重チャンネルの送信電力幅

105 受信装置内に於いてプリアンプル受信時間のコンボリュウション出力の検波波形

107 プリアンプル受信検出信号

151 符号発生器

154 制御回路

155 乗算器

156 乗算器

201 SAWコンボルバ

203 包絡線検波回路

204 プリアンプル検出回路

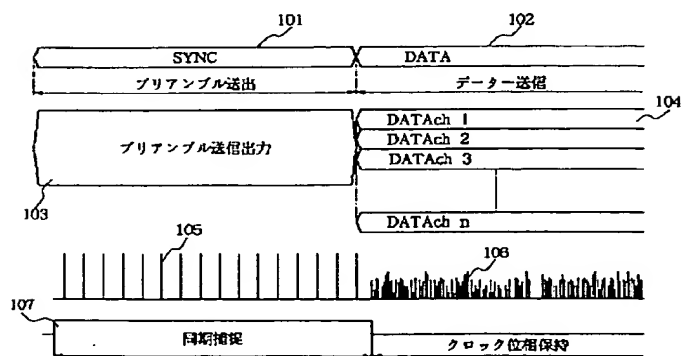
205 ピーク検出回路

206 同期回路

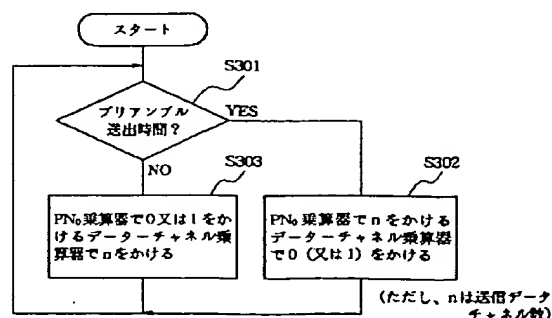
207 符号発生回路

208 位相ホールド回路

【図1】



【図3】



【図 4】

